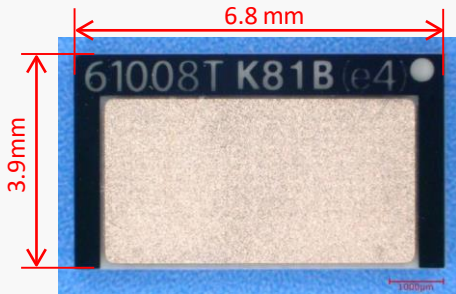


GaN Systems製 100V GaN トランジスタ「GS61008T-E01-MR」 構造解析、プロセス解析レポート

株式会社エルテックは、GaN Systems製 GaN パワートランジスタ「GS61008T-E01-MR」の構造解析およびプロセス解析レポートをリリースしました。



Package



チップ写真

製品概要

・「GS61008T」は、GaN Systems製の最大動作電圧 $V_{ds}=100V$ 、大電流 $I_{ds}=90A$ のノーマリーオフ GaN-on-Si パワートランジスタです。EPC社 GaNおよびInfineon社 Si-OPTIMOSTランジスタと比較して、GaN Systems GS61008Tは最小の入力ゲート容量を実現し、大電流、超短LIDARパルスアプリケーションを対象としています。

解析結果ポイント

- ・横型構造GaN HEMT(High Electron Mobility Transistor)で、P-GaN層によりノーマリーオフを実現。
- ・GaN-Epi層に超格子構造なし。
- ・トランジスタのブレークダウン電圧は測定の結果から $BV_{dss}\sim 144V$

レポート内容

構造解析レポートではGaN Systems製 GaN パワートランジスタ「GS61008T-E01-MR」の詳細を明らかにしています。プロセスフロー解析レポートでは構造解析の結果に基づいてチップ製造プロセスの推定を行っています。

○構造解析レポート: 60万円

- ・パッケージ外観、X線観察、チップ平面解析(配線接続、レイアウト確認)
チップ断面解析(GaNトランジスタ、チップ端部)、GaN-Epi層TEM-EDX分析
- ・電気特性測定(I_d-V_d 、 BV_{dss} 、容量特性)

○プロセス解析レポート: 40万円

- ・製造プロセスフロー抽出・推定、マスク枚数、プロセス・シーケンス断面図
- ・電気特性と素子構造の関連解析

Table of Contents (構造解析レポート)

【目次】	頁
1 デバイスサマリー(表1)	3
2 解析結果まとめ	4
2.1 デバイス構造(表2).....	5
2.2 デバイス構造 レイヤー構造・膜厚(表3).....	6
3 パッケージ	7
3.1 外観.....	8
3.2 X線観察.....	9
4 平面構造解析	10
4.1 平面OM構造解析.....	11-22
4.2 平面SEM構造解析.....	23-24
5 断面SEM構造解析	25
5.1 Die厚.....	26
5.2 素子部断面観察	27-36
5.3 チップ端部断面観察.....	37-40
6 断面TEM構造解析.....	41
6.1 GaN-Epi層・Ohmic Metal 断面観察.....	42-46
7 TEM-EDX分析	47
7.1 GaN-Epi層・Ohmic Metal EDX分析まとめ	48
7.2 EDX結果.....	49-60
8 電気特性評価.....	61
8.1 ON状態 I_d - V_{ds} 特性.....	62
8.2 I_d - V_{gs} 特性.....	63
8.3 OFF状態リーク電流特性.....	64
8.4 耐圧測定.....	65
8.5 C- V_{ds} 特性.....	66

Table of Contents(プロセス解析レポート)

【目次】		頁
1	GaN Systems GaN HEMT(GS61008T-E01-MR)	3
1-1	エグゼクティブサマリー	3
1-2	デバイス構造: GaN HEMT	5
1-3	デバイス構造と製造プロセスに関する考察	9
2	GS61008T-E01-MR 解析結果まとめ	15
	表3 デバイス構造: GaN HEMT	15
	表4 デバイス構造: レイヤー材料・膜厚	16
3	プロセスフロー	17
3-1	GaN HEMTのフロントエンドウェハプロセスフロー(推定)	17
3-2	GaN HEMTのプロセス・シーケンス断面図	18
4	電気特性解析	22
4-1	他社GaNトランジスタとの特性比較(データシート)	23
4-2	電気特性評価: ON状態 I_d - V_{ds} 特性	24
4-3	電気特性評価: I_d - V_{gs} 特性	25
4-4	電気特性評価: OFF状態リーク電流特性	26
4-5	電気特性評価: 耐圧測定	29
4-6	電気特性評価: C- V_{ds} 特性	30
4-7	デバイス構造と電気特性解析: ON抵抗	31
5	関連文献目録	33